



全ARM共通! 隠ぺいされている技術の本質を体得して何でも作れる自由GET!

村井 和夫

ARM達人への道!

定番ARMプロセッサ・プログラミング入門

最終回
第7回

現在のARMの基礎 ARM7TDMIの
割り込み処理

ARM7TDMI搭載マイコン(LPC2388)の割り込み処理

● 割り込み制御方法

LPC2388には、ARMv4アーキテクチャに標準のVIC(ベクタ割り込みコントローラ: Vector Interrupt Controller)が搭載されています。VICは、IRQとFIQの2つしかない割り込み要因を、32個まで拡張して効率良く処理するための仕組みを提供します。

割り込み制御レジスタの構成は表1のようになっています。これをI/O構造体で定義すると、リスト1のようになります。後半のベクタ・アドレスや、優先度のレジスタも構造体に入れた方がプログラムはきれいですが、途中がかなり空くのと、定義上紛らわしくないので、独立して定義しておきます(リスト2)。どち

らでも構いません。

プログラムで強制型変換をしなくて済む関数ポインタ変数の正確な定義の方法は、慣れないと難しいと思いますが、構造体で定義する方が、定義の仕方も分かりやすいと思います。VICに接続されている割り込み要因を表2に示します。

● タイマの割り込み初期化

タイマ・レジスタは、リスト3のような構造になっています。ここでは、リスト4のようにタイマ0を使います。

● 割り込み処理ハンドラ

VICの場合は割り込みハンドラのプログラム・アドレスがVICAddressに入ってくるので、その番地を関数コールするだけで割り込み処理を行うことができ

表1 割り込み制御レジスタの構成 [文献(3) Chapter 6: LPC23XX Vectored Interrupt Controller (VIC) p.86のTable72から抜粋]

名称	説明	アクセス	リセット値*1	アドレス
VICIRQStatus	IRQステータス	読み取りのみ	0	0xFFFF F000
VICFIQStatus	FIQステータス			0xFFFF F004
VICRawIntr	生の割り込み状態		-	0xFFFF F008
VICIntSelect	割り込み選択	読み書き可能	0	0xFFFF F00C
VICIntEnable	割り込み有効化			0xFFFF F010
VICIntEnClr	割り込み無効化	書き込みのみ	-	0xFFFF F014
VICSoftInt	割り込み有効化(ソフトウェア)	読み書き可能	0	0xFFFF F018
VICSoftIntClear	割り込み無効化(ソフトウェア)	書き込みのみ	-	0xFFFF F01C
VICProtection	保護の有効化(Protection enable)。特権モードで動作するソフトウェアによって登録される	読み書き可能	0	0xFFFF F020
VICSWPriorityMask	ソフトウェア優先度マスク。任意の組み合わせで個別に優先度を設定してマスクングができる		0xFFFF	0xFFFF F024
VICVectAddr0	割り込み番号0。ベクタ・アドレス		0	0xFFFF F100
VICVectAddr1	割り込み番号1。ベクタ・アドレス	0xFFFF F104		
VICVectAddr2	割り込み番号2。ベクタ・アドレス	0xFFFF F108		
⋮	⋮	⋮	⋮	⋮
VICVectPriority26	優先順位26。ベクタ優先度	読み書き可能	0xF	0xFFFF F268
VICVectPriority27	優先順位27。ベクタ優先度			0xFFFF F26C
⋮	⋮	⋮	⋮	⋮
VICVectPriority31	優先順位31。ベクタ優先度	読み書き可能	0xF	0xFFFF F27C
VICAddress	ベクタ・アドレス・レジスタ。IRQ割り込みが発生するとベクタ・アドレス・レジスタは現時点で有効な割り込みを保持			0

*1: リセット値は使用済みビットに保存されたデータにのみ反映。予約ビットの内容は含まれない

第1回 本連載で入門する超定番 ARM プロセッサ & 実験構成 (2017年7月号)
 第2回 まずCortex-Aの元祖から/Cortex-A8実験用ハード&ソフト (2017年9月号)
 第3回 元祖Cortex-A8搭載チップ固有の処理…割り込み (2017年10月号)