

ESP32 メモリ空間を掘り下げる

ご購入はこちら

宮田 賢一

表1 ESP32 マイコン (チップ) にはコア数や内蔵フラッシュ・メモリの違うタイプがある^{注1}

名称	コア数	内蔵フラッシュ・メモリ	無線接続
ESP32-D0WDQ6	2	なし	IEEE 802.11b/g/n BT/BLE Dual mode
ESP32-D0WD	2	なし	
ESP32-D2WD	2	16Mビット (40MHz)	
ESP32-S0WD	1	なし	

最近趣味の電子工作やプログラミング界隈でESP32が盛り上がっています。これほど人々を引き付ける魅力は、小さなモジュールに無線やネットワーク機能を備え、さらにリアルタイムOSから省電力、IoTまで豊富なライブラリが公開されていることだと思います。

ここでは、ESP32で遊んでみたい方々の助けに少しでもなるよう、ESP32のデータシートには載っていませんが、載っていたとしても情報が分散していて全体像が見えにくかったりする内容を、ESP32のソースコードも解析しながら調べた内容をまとめます。

そういえば1980年代のマイコン時代も有志による内蔵ROMの解析記事が雑誌を賑わしていました。ESP32はそんな時代の熱い雰囲気を感じさせてくれるハードウェアだと思います。

ハードウェアの構成

● CPUコア…Armじゃない

処理系の中にダイブする前に、まずはハードウェアの構成をおさらいしておきます。ESP32とは、Espressif社が開発したSoC (System on a Chip) シ

注1: https://www.espressif.com/sites/default/files/documentation/esp32_datasheet_en.pdf

注2: https://www.espressif.com/sites/default/files/documentation/esp32_technical_reference_manual_en.pdf

リーズの名称です。SoCのコアとしてTensilica (現在はケイデンス・デザイン・システムズ) のXtensa LX6マイクロプロセッサが採用されています。本稿ではESP32マイコン (チップ) の4種類のラインナップ (表1) のうち、ESP32-D0WDQ6を解析対象とします。理由はESP32マイコン (チップ) を実装したモジュールとして一般に入手しやすいESP-WROOM-32に採用されているためです。

図1はESP32マイコン搭載モジュールESP-WROOM-32の構造を示したものです^{注2}。SoCであるESP32-D0WDQ6は2つのCPUコアを持ち、それぞれのコアが同じメモリ空間を共有するSymmetric Multiprocessing (SMP) アーキテクチャです。CPUコアはそれぞれProtocol CPU (PRO CPU) とApplication CPU (APP CPU) と呼び区別します。CPUコアはいわゆるハーバード・アーキテクチャとなっていて、以下のように命令用のメモリ空間とデータ用のメモリ空間が分離しています。

- 命令バス経由でしかアクセスできない領域 (SRAM0, ROM0)
- データ・バス経由でしかアクセスできない領域 (SRAM2, ROM1)
- 両方からアクセスできる領域 (SRAM1, ROM1, RTC FAST, RTC SLOW)

● 内部バス

ESP32マイコンの周辺機能は全てAPB (Advanced Peripheral Bus) 上にまとまっていますが、以下の一部の周辺機能は高速なバスであるAHB (Advanced High performance Bus) に接続しています。

- DMAコントローラ
- SRAMの一部 (SRAM1, SRAM2)
- 周辺機能の一部 (SPI, Wi-Fi, SDMMC, UART など)

これらAHB上の周辺機能はDMAコントローラによりCPUを介さずに直接データのやり取りが可能です。またAPBには省電力機能を実現するためのRTCモジュールも接続しています。