

RISC-Vアーキテクチャの基礎知識

@msyksphinz

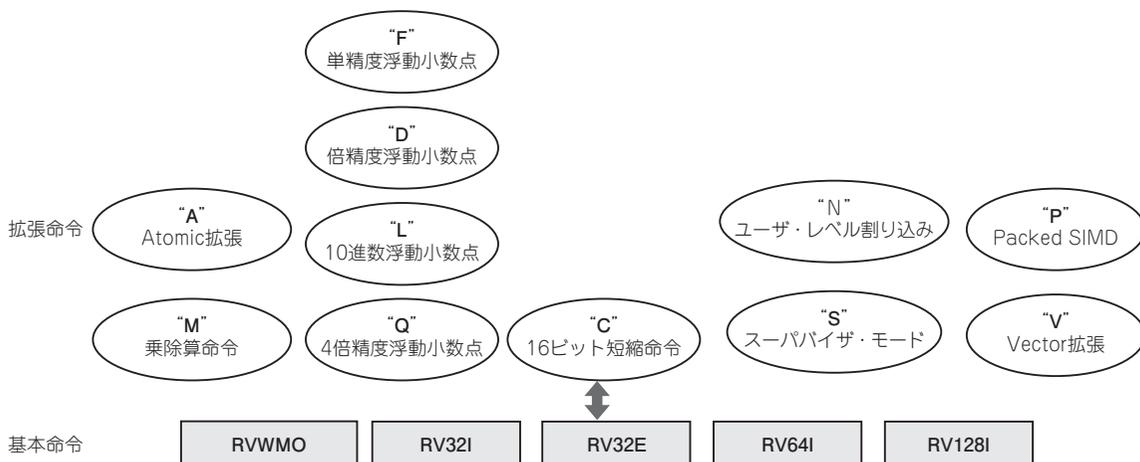


図1 RISC-V命令セットは基本命令と拡張命令を必要に応じて組み合わせる基本となる5種類のカテゴリに対して、オプションとして拡張命令を定義するという構成になっている

アーキテクチャの特徴

● 命令セットの仕様はシンプル

ここでは、RISC-Vの命令セットについて紹介します。RISC-Vの命令セットは、他の命令セットと比べると比較的シンプルであると思います。例えばインテルのx86やArmの命令セットについて調べ始めると数千ページを超える膨大な資料を読み込んだり、分散された各種さまざまな資料を読み込む必要があります。しかし、RISC-Vの仕様および命令セット仕様書はかなりシンプルであるため、少し時間をかければ理解できると思います。

● モダンなつくりになっている

RISC-Vの命令セットの1つの特徴として、命令セットが現代のマイクロアーキテクチャに実装しやすいように、うまく設計されているという点が挙げられます。30～40年前に設計されたMIPSやx86の命令セットは、現代のマイクロアーキテクチャや半導体設計に合わない部分が出てきています。例えばx86は、そも

そもCISC命令だったり、MIPSは遅延スロットというスーパスカラのアーキテクチャでは扱いにくい仕様が残っていたりします。これらの設計困難な仕様を解決しながらプロセッサを設計するのは時間がかかる作業です。

一方で、RISC-Vはなるべく使用をシンプルにし、さらにマイクロアーキテクチャの観点から性能を上げやすく、また周波数を上げやすいように工夫されています。ハードウェアの複雑性が上がることを防ぎつつ、性能を上げられるアーキテクチャであると言えます。

ここでは、あまり仕様の詳細には触れずに、アーキテクチャの観点から見たRISC-Vの特徴を、仕様書から読み取れる範囲で説明していきます。

また、ここでのRISC-V仕様については次を元に説明しています。

- “RISC-V Instruction Set Manual Volume I: 20190608-Base-Ratified” (<https://riscv.org/specifications/>)
- “RISC-V Instruction Set Manual Volume II:2019 0608-Priv-MSU-Ratified” (<https://riscv.org/specifications/privileged-isa/>)