

メモリ読み書き速度の研究

藤井 裕也

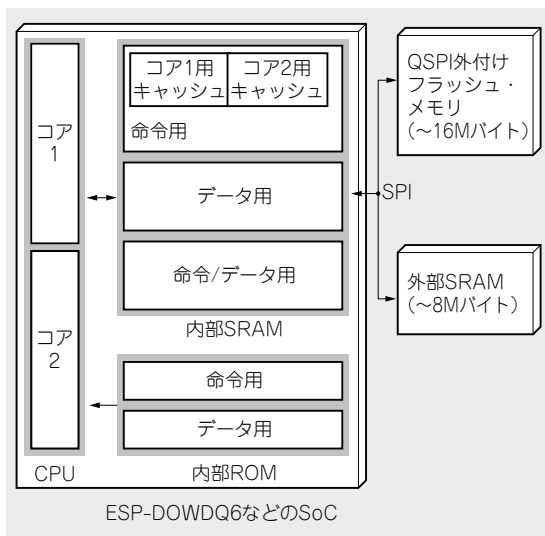


図1 ESP32の大きなメモリ構成

ESP32には、内部メモリとしてROMとSRAM、外部メモリとしてSRAMとフラッシュ・メモリがあり、CPUと外部メモリの間にはキャッシュがあります。ただし、キャッシュの実体は内部SRAMの一部です。

プログラムを組む際に、上記のメモリ間でどのようにデータを配置するかによって、全体の処理速度や反応速度に差が出ます。

ここでは、プログラミングの参考になるよう、これらのメモリ速度を比較してみます。

ESP32のメモリ周りの詳しい情報はEspressifのページ⁽¹⁾で公開されています。

今回の測定にはM5Cameraを使用しました。名称にはCameraの文字が付いていますが、ESP32マイコン・ボードとして使えるものです。

メモリの構成

ESP32のCPUとメモリの構成を図1に示します。

● 内部メモリ

内部メモリには448KバイトのROMと520KバイトのSRAMがあります。

448KバイトのROMのうち、384Kバイトは命令用で64Kバイトはデータ用です。

520KバイトのSRAMのうち、192Kバイトは命令用、200Kバイトはデータ用、残りの128Kバイトはどちらにも使えます。

命令用の192Kバイトのうち先頭64Kバイトは外部メモリとのキャッシュとして使うかメモリとして使うかを選べます。

内部メモリはとても高速で、読み込みに使うloadか、書き込みに使うstoreともに1サイクルで完了します。

● 外部SRAM

外部RAMのサイズは最大8Mバイトで、実際にどれだけ載っているかはモジュールによって異なります。

CPUとはSPIで接続されており、SPIの周波数は40MHzか80MHzから選べます。

CPU周波数240MHz、SPIの周波数80MHzで、データがキャッシュに載っていない場合、s32i命令とl32i命令（32ビットのload命令とstore命令）の実行に65サイクル程度かかりました。SPIの周波数を40MHzにするとアクセスに必要な時間は倍になりますが、CPU周波数を落としてもアクセスに必要な時間はほとんど変わりません。

● フラッシュ・メモリ

フラッシュ・メモリのサイズは最大16Mバイトで、実際にどれだけ載っているかは製品によって異なります。

ファイル・システムを介してアクセスする例は、ESP-IDFのexamples/storage/spiffsに、C言語の変数でデータをやり取りする例は、examples/storage/nvs_rw_blobにあります。

● キャッシュ

外部メモリ（PSRAMおよびフラッシュ・メモリ）