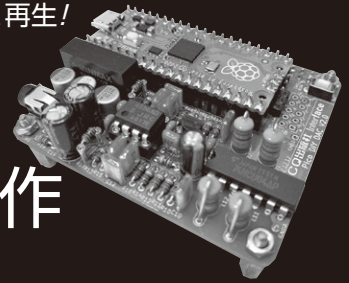


ラズベリー・パイ本体と組み合わせてPCM入力をソフトウェアで $\Delta\Sigma$ 再生!

ハイレゾ&I²S伝送対応! 新ラズパイPico DACの製作



第3回 I²Sデータ受信対応②…PIOやDMAを活用して
384kHz/32ビット対応! 設計&評価編

geachlab, 丸石 康

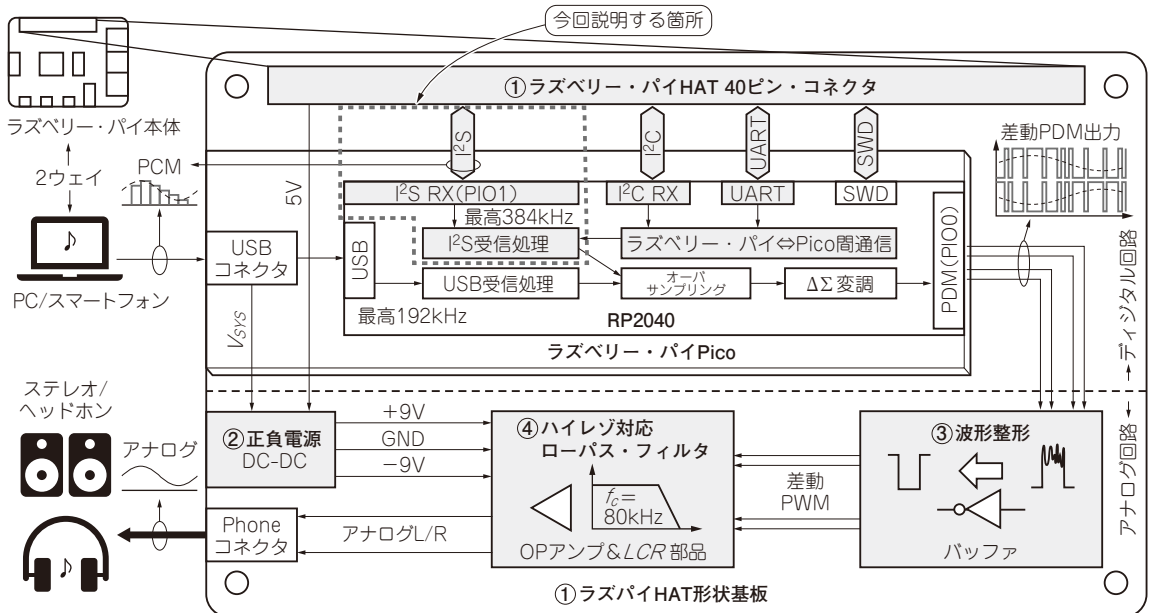


図1 新ラズパイPico DAC [Pico DIY DAC V2] のシステム全体構成 (灰色の部分が改良/新機能部分)

連載第2回では、新ラズパイPico DAC^{注1}のソフトウェア構造と、I²Sフォーマットの概要、I²S受信処理の検討を解説しました。今回は図1の中、ラズパイHATコネクタから入力されるI²S信号の受信処理(PIO/DMA/CPUソフトウェア)部分を詳しく解説します。

I²S受信ソフトウェアの設計目標仕様を表1に示します。これらの仕様を満足し、VolumioやmoOde Audioなど、メジャーな再生ソフトウェアのI²S出力フォーマットに対応します。

注1: 本連載ではラズベリー・パイPicoやラズベリー・パイ3B/4Bなどの混同を避けるため、表記を次の通り統一します。

基板の正式名称・通称	本連載での表記
Raspberry Pi 3B/4B, ラズパイ	ラズパイ本体
Raspberry Pi Pico, ラズパイPico	PicoまたはPico基板
(旧)ラズパイPico DAC	旧基板または旧Pico DAC
(新)ラズパイPico DIY DAC V2	新基板または新Pico DAC

1 PIOプログラム

● I²Sデータの受信部分はPIOで独自構築する

公式SDKやインターネットでは、RP2040のPIO(プログラマブルI/O)を使ったI²S送信の作例をよく見かけますが、I²S受信(以下、I²S RX)の作例や、新基板に流用できそうなソースコードはあまり見かけません。ここでは、I²S RX部分を独自構築します。図2はPIOとソフトウェアによるI²S RXの構造です。

PIOの4つのSM(ステート・マシン)には、次の4プログラム要素を実装します。

- I²Sデータ受信
- LRCKカウンタ
- BCKカウンタ
- 長周期LRCKカウンタ

▶ シリアル・データ受信

I²Sデータ受信(`i2s_rx_target`)は、I²Sの伝送ルールに従いSD(シリアル・データ)入力を16~32ビット長データに再構築してRX FIFOに出力しま