

RP2040 マイコンの マルチコア機能

豊山 祐一

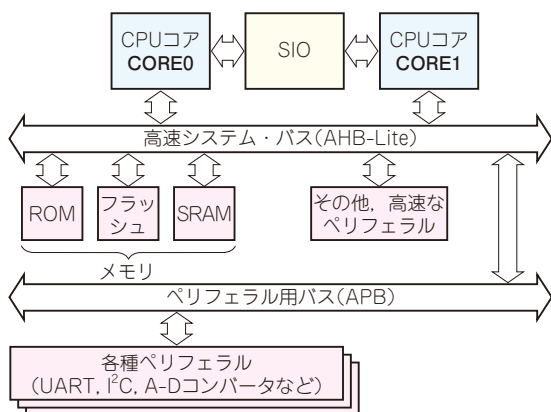


図1 RP2040のハードウェア構成

マルチコア・マイコンの具体的なハードウェア仕様や機能は、マイコンの種類によって異なります。しかし、1つのマイコンについて理解できれば、その知識を他のマイコンへも応用できます。

本章ではPicoに搭載されているマイコンRP2040のマルチコア関連の機能について解説します。



マルチコアのアーキテクチャを中心に、RP2040のハードウェア仕様の概略を見ていきます。

● RP2040のCPUコア

RP2040はArm Cortex-M0+を2コア搭載したデュアルコア・マイコンです。

Cortex-M0+はArmv6-Mアーキテクチャに分類されるCPUコアで、Cortex-Mシリーズの中では機能の制限が比較的大きいCPUコアです。一般的にはローエンドのマイコンに使用され、多くの場合、少ないメモリ容量と低い動作周波数で動作します。従って、Cortex-M0+をデュアルコアで搭載したRP2040は、少々変わったマイコンと言えるでしょう。

● RP2040のハードウェア構成

RP2040のハードウェア構成を図1に示します。2つのCPUコアを持ちます。

CPUコアの間にはSIO (Single-cycle IO Block) というペリフェラル (周辺機能) があります。SIOはマルチコア機能に大きく関わる特徴的なペリフェラルですので、この後に詳しく取り上げます。

各CPUコアは高速なシステムバスAHB (Advanced High-performance Bus) に接続されています。RP2040で使用されているのは、AHBから一部信号を省いたAHB-Liteです。

AHB-Liteには、ROM、SRAM、フラッシュ・メモリなどのメモリや、USBやPIO (Programmable Input/Output Block) といった一部のペリフェラルが接続されています。

さらにAHB-Liteは、低速なペリフェラル用バスAPB (Advanced Peripheral Bus) に接続されます。APBには、UART、I2C、A-Dコンバータなどの各種ペリフェラルが接続されています。

図1からも分かるように、両方のCPUコアはメモリやペリフェラルに対等に接続されています。つまり、両CPUコアは基本的に機能の差異はありません。

● SIOとマルチコア制御

SIOは、1サイクルでの高速アクセスができるペリフェラルの集まりです。RP2040のデータシート⁽¹⁾によれば、SIOにはCPUコアから低遅延で決定的 (deterministic) なアクセスを必要とするペリフェラルが含まれているとのこと。

マルチコアの観点から見たSIOの内部構成を図2に示します。SIOの中でマルチコアに大きく関係するのは、CPUID、ハードウェア・スピンドロック、インターコアFIFOの3種です。その他に、マルチコアと直接関係しないGPIO制御や整数除算器、インターポレータ (補完器) なども搭載され、機能的には雑多な構成となっています。

CPUIDは、CPUコアを識別するためのリード・オンのレジスタです。各CPUコアには別々のCPUID