

# 徹底解説

# 作ればわかる PCI Express

第5回 物理層の実装(後編)～物理層がリンク・アップするまで～

内藤 竜治

前回(第4回, 2009年4月号, pp173-183)はPIPEに適切な制御信号を与えると, パソコン側から何らかのデータが送られてくるのを確認した。今回は送られてきたデータを解析するとともに, アドイン・カードからも適切なデータを送って, 物理層レベルでのリンク・アップを行う。(筆者)

## 1. リンク・トレーニング・ステータス・ステート・マシンの概要

### ● リンク・トレーニング・ステータス・ステート・マシンとは

PCI Express は, リンクの状態を管理するためにリンク・トレーニング・ステータス・ステート・マシン(LTSSM)という機構を備えています。LTSSMは図1に示すような状態を持つステート・マシンです。LTSSMは物理層の中に存在し, 物理層が送受信したオーダード・セット(物理層パケットともいう。連載4回目で解説)を見て遷移します(図2)。

LTSSMはリセット後, Detect → Polling → Configuration → L0と進みます。LTSSMの各のステートにはサブステートがあり, 各サブステートではTS1/TS2オーダード・セット(図3。詳細は連載第4回を参照)を送受信し合い, パソコンとアドイン・カード間で互いのステートを合わせながら一緒に進んでいきます。L0は通常動作状態で, この状態まで到達すると物理層の初期化は完了です。

L0sとL1とL2は低消費電力状態で, 通信は行われません。RecoveryステートはL0で通信中に問題が発生したときに移行するステートです。

TS1/TS2で交換する情報は, リンク番号とレーン番号, FTSの値<sup>注1</sup>です。

### ● ステート・マシンの実装

サブステートまで含めると, LTSSMには20近いステートがあります。このようなステート・マシンは階層構造に

すると見通しのよい設計ができます。

つまり, メインのステート・マシンを一つと, サブのステート・マシンをいくつか用意して, サブのステート・マシンが出すローカルな完了信号によってメインのステート・マシンが遷移するようにします(図4)。

メインのステート・マシンを具体的に書くとリスト1のようになります。ltssmはステートを表す信号で, LTS\_DetectやLTS\_Pollingはltssmの状態を定義する定数です。detect\_doneやpolling\_failedはサブのス

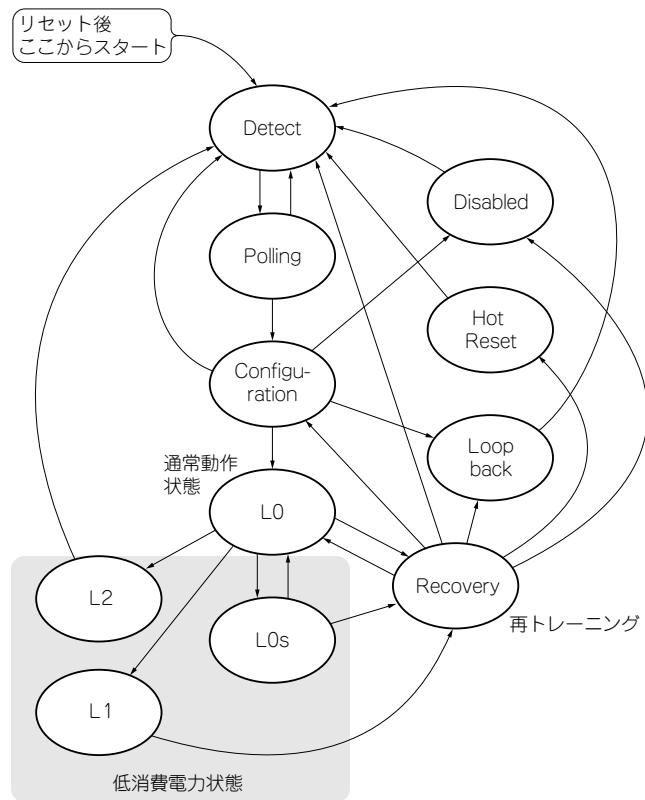


図1 LTSSMの状態遷移図

注1: L0sステートからL0に復帰するために必要なFTSパケットの数でPHYの性能によって決まる。