

# ICE, ロジック・アナライザ, プロトコル・アナライザって何だ?

編集部

ここはある会社の開発ルーム。新人技術者 A 君とベテラン技術者 M 氏が所属する開発チームでの、とある製品開発時のお話…。

### ● 試作基板が完成した！ さあデバッグ開始だ！

開発チームに試作基板製造工場から完成したばかりの試作基板が送られてきました。

A 君「試作基板が完成しましたね。さっそくデバッグを開始しましょう！」

で、いきなり電源装置をつなごうとすると…

M 氏「ちょっと待って待って。まずは部品実装ミスがないかよく見て、次に電源ラインがショートしてないかを確認してから火を入れる(電源を入れる)んだよ」

A 君「あ、はい。…ショートの確認ってテストでいいのかな？」

そんな A 君は、まずは第 1 章を読んでみよう！

A 君「電源ラインもショートしてないようで、電源を入れて +3.3V と +2.5V が正しく出力されているのを確認しました！」

### ● ソフトウェア・デバッグの機材

M 氏「じゃ、さっそく隣の部署からこの CPU に対応したデバッグ借りてきて、ソフトウェアのデバッグの準備をしてね」

A 君「わかりました」

隣の部署から機材を借りてきた A 君。しかし試作基板にどうやってつなげるか迷っているようす…。

M 氏「どうした。何悩んでるの？」

A 君「ROM エミュレータ・タイプのデバッグを借りてきたんですが、この試作基板のどこにつなぐのかわからなくて…」

M 氏「おまえなあ～ この試作基板には SOP (Small Outline Package) のフラッシュ ROM を実装して抜き差しできないんだから、ROM エミュレータ型じゃダメでしょ。おまけに CPU も QFP (Quad Flat Package) で取り外しできないから、フル ICE も使えないよ。JTAG のを借りてこいよ」

A 君「ジェイタグう？」

そんな A 君は、次は第 2 章を読んでみよう！

A 君「なるほど、JTAG からデバッグする方法があるんだ…」

### ● JTAG デバッグも万能にあらず

A 君「JTAG デバッグをセットアップしたんですが、デバッグがうまく起動しなくて…」

M 氏「電源は大丈夫だったんだよな。クロックとリセットは正しく出てるか？」

そんな A 君には、もう一度第 1 章と第 2 章をおさらいしてほしい！

A 君「あ、リセット信号が“L”レベルになりっぱなしでした。リセットが入りっぱなしだと、JTAG デバッグって使えないんですね」

M 氏「この CPU は外部からのリセット信号で、内蔵されているデバッグ回路までリセットされるから、そういうことになるんだろうね」

### ● ソフトウェアの規模が大きくなってきたら…

試作基板の上で OS が起動しはじめたようです。

M 氏「お、試作基板の上で OS が順調に動いてるようだね」

A 君「でも時々落ちるんですよ…。原因究明のためデバッグで追っかけようにも、アドレスの表示がめちゃくちゃになっちゃって…」

M 氏「だってこの OS は仮想記憶機能使ってるだろ。あの JTAG デバッグはこの OS には対応してないよ！」

A 君「え！そんなんですか…。それに、ソフトウェアの規模が大きくなってきたので、トレースするのも大変で…」

そんな A 君は、第 3 章と第 4 章を読んでみよう！

A 君「各タスクの動きがグラフィカルにわかるって便利だなあ～。ん～、このタスクの実行に時間かかっているな…」

### ● ローカル・バスのデバッグ

OS が動き出してきたので、次はデバイス・ドライバを移植しているようです。

A 君「この FPGA の中にあるコントローラがうまく動いていないようなんですよ…」

M 氏「そのコントローラは以前から使ってたものだから、コントローラ自体には問題はないと思うんだけどねえ。具体的にはどんな症状なの？」

A 君「読み出し専用の ID レジスタは正しく読めるんですが、読み書きできる送信バイト数設定レジスタは、書いた値と違う値が読み出されるんですよ」

M 氏「書き込み動作が問題か…。ありがちな」

A 君「RAM は正しく読み書きできているから、CPU の書き込み動作は正常だと思うんですが…」

M 氏「データのセット・アップとホールド・タイムはちゃんと確認した？ ロジアナ使ってチップ・セレクトの信号をトリガにして見てみたら？」

A 君「ロジアナってロジック・アナライザですよ… トリガって何だったっけ？」

そんな A 君は、第 5 章と第 6 章を読んでみよう！

A 君「あれ？書き込み信号の期間が妙に短いぞ…。あ、チップ・

●電源を入れる前と後に…  
部品実装, 電源ショートの確認  
電源電圧, リセット, クロックの確認  
→第1章参照

●ソフトウェアのデバッグ…  
ICEとは何か? ICEにはどんな種類があるのか?  
→第2章参照  
Windows CEやLinuxに対応したICEはないの?  
→第3章参照  
新しいプログラムのデバッグ手法は?  
→第4章参照

●FPGAの中にCPUがあるとき…  
最近ではFPGAの中にCPUも入っちゃうけど,  
そのデバッグ方法は?  
→第7章参照

●ハードウェアのデバッグ…  
ロジック・アナライザとは何か?  
→第5章参照  
大規模FPGAの効率のよいデバッグ方法は?  
→第6章参照

●USBやEthernetの通信がうまくいかない…  
プロトコル・アナライザとは何か?  
→第8章参照



セレクト2のバス・コントローラの設定が違ってました!

### ●ソフトCPUコアのデバッグ

A君「そういえば, このFPGAの中にはサブCPUとしてもう一つCPUが入ってるって言ってましたよね」

M氏「ああ, ソフトCPUコアを組み込んでるよ」

A君「そのサブCPUのプログラムにバグがあるみたいなんですけど…」

M氏「そっちもまだデバッグが完全じゃないからな…」

A君「そのサブCPUのプログラムはどうやってデバッグするんですか?」

**そんなA君は, 第7章を読んでみよう!**

A君「ああ~そういうことか. サブCPUのプログラムのバグじゃなくて, サブCPUとメインCPUの通信制御レジスタの動作がおかしかったんだ…」

### ●通信不良解析はプロトコル・アナライザ

デバッグ作業も順調かと思いきや, A君またまた悩んでいます…

A君「先輩, なんかUSBの通信がうまくいってないようなんですが, どうしたらいいですかね…」

M氏「USBのプロアナがあったら, あれで見てたら?」

A君「ブ…プロアナ?」

M氏「プロトコル・アナライザ. USBのケーブルの上でどんな通信が行われているか見ることができる機械のこと」

A君「そんな便利なものがあるんですか!」

M氏「なんだお前, 使ったことなかったのか」

**そんなA君は, 第8章を読んでみよう!**

A君「あ! 3回目の通信でめちゃくちゃなデータが送られてるぞ. 3回目ってことは…ああ, 送信バッファの指定が間違っていてゴミを送信しちゃってたのか」

\* \* \*

A君, いろいろな開発ツールの使い方がわかってきたかな? ICEやアナライザが使いこなせれば, 一人前の技術者だ. がんばれA君! ベテラン技術者と呼ばれるその日まで!!

Pro

1

2

3

4

5

A1

6

7

8

A2

## コラム テスタやオシロスコープの使い方

本特集ではICE, ロジック・アナライザ, プロトコル・アナライザについて取り上げていますが, テスタやオシロスコープも有用なツ

ルです. テスタやオシロスコープの使い方については, 次の本が参考になるでしょう.

■計測器 BASIC シリーズ  
改訂新版 テスタとデジタル・マルチメータの使い方  
金沢 敏保・藤原 章雄 共著



■トランジスタ技術 SPECIAL  
for フレッシューズ No.99  
徹底図解 デジタル・オシロスコープ活用ノート  
トランジスタ技術 SPECIAL 編集部 編

