

論理層と物理層をつなぐ インターフェースRMII

● Ethernet における MII

MII には、10Mbps と 100Mbps に対応している MII のほかに、G ビット Ethernet である 1000M (1G) bps に対応可能な

● LSI から見た MII の在り方

また、スイッチング・ハブのようなネットワーク機器では、複数のポート間でパケットの入出力を同時に行うため、ASIC

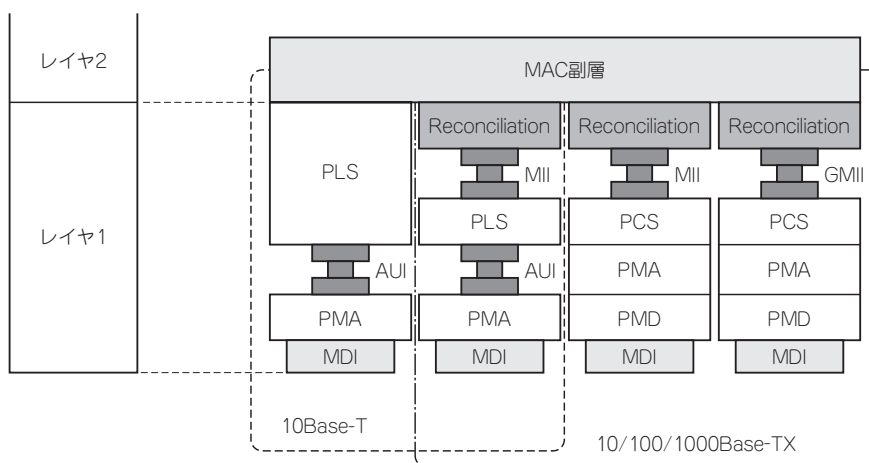


表 A
MII 信号一覧
(方向は論理層から
見たとき)

グループ	信号名称	方向	意 味
受信系	RX_CLK	入力	受信クロック
	RX_DV	入力	受信フレームを検出したとき '1'
	RXD0～3	入力	受信フレーム・データ (ビット0～3)
	RX_ER	入力	受信情報にエラーが認められたとき '1'
送信系	TX_CLK	入力	送信クロック
	TX_EN	出力	送信フレームを出力中は '1' にする
	TXD0～3	出力	送信フレーム・データ (ビット0～3)
	TX_ER	出力	送信障害通知時に1クロック以上 '1' にする
半2重制御系	COL	入力	パケット衝突検出時 '1'
	CRS	入力	キャリア検出時 '1'
マネージメント 制御系	MDC	出力	マネージメント用クロック出力
	MDIO	入出力	マネージメント用データ入出力