

# 徹底解説

# 作ればわかるPCI Express

## 第10回 トランザクション層の packets 送受信回路の設計

内藤 竜治

今回は実際に packets を送受信するためのトランザクション層を設計する。PCI Expressの基本を理解するために、DMA転送なし、フロー制御やエラー処理は行わないといった、これ以上は機能を削れないほど基本的なデバイスを設計する。  
(編集部)

今回はいよいよ PCI Express IP コアの中核となるトランザクション層を設計します。しかし、いきなり完全なトランザクション層を設計することは難しいので、まずは以下のように機能を限定したのから作ることにします。

- メモリ空間とコンフィグレーション空間のみサポートする。I/O 空間は使用しない
- DMA (ユーザ回路起源のトランザクション発行) はしない
- フロー制御は行わない
- メッセージ・パケットは受信するが、解读せずに破棄する
- 同時に複数のトランザクションを処理できなくてもよい
- エラーの発生は考えない

設計する回路の全体像を図1に示します。トランザクション層の下にはデータリンク層が、上にはソフトウェア層があります。トランザクション層の中には送信ブロックと受信ブロックがあり、送信ブロックの入力信号の多くは受信ブロックの出力から作られており、ソフトウェア層には出ていません。

トランザクション層の役割はもちろん TLP (トランザクション層 packets) の組み立てやデータリンク層との通信ですが、もう一つの大事な役割は、PCI Express で使われる信号やフレームの意味を隠蔽して、レガシな PCI と同じようなインターフェースでアクセスできるようにすることです。つまり、フレーム番号とか Ack とかタグとか…そういう面倒なことをトランザクション層以下でうまくやってくれることが望まれるわけです。理想はローカル・バスと同じくらい単純なインターフェースです。

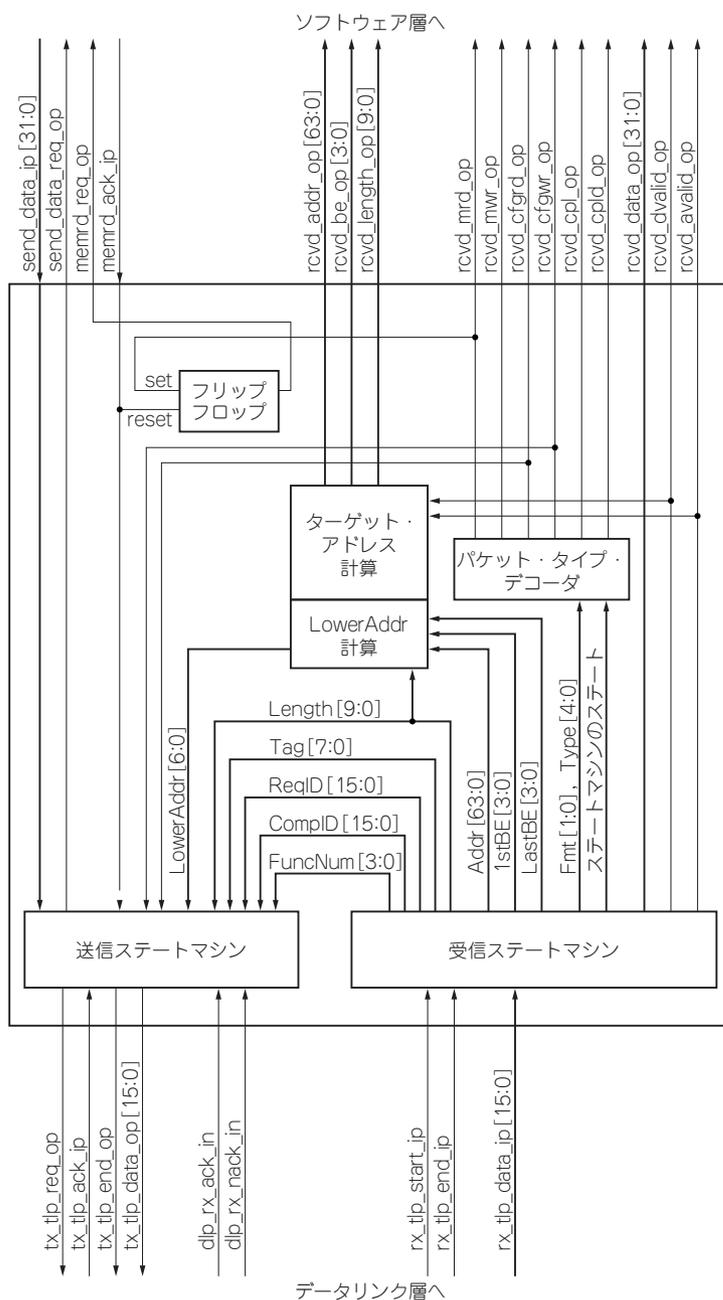


図1 設計した TLP 送受信回路の全体図