

FPGAの 差動伝送機能を もっと気軽に使いこなそう!



関連データ

前回(第3回)までは、Xilinx社のFPGAを使った。Spartan-3A/3ANはDVIで使うTMDS信号に対応できるためである。Altera社のFPGAであるCyclone IIIはTMDS信号に対応していない。しかしLVDSには対応しているので、LVDSをTMDSにレベル変換するICを使ってDVI出力を実現する。また上位品種であるArria GXはGビット・クラスのトランシーバを内蔵しているため、Arria GXでもDVI出力を実験してみる。
(編集部)

第4回 Altera社製FPGAを使った DVI出力実験

長嶋 毅

1. Cyclone3を使った DVI出力実験

米国Xilinx社のFPGA Spartan-3A/AN以外でも、LVDS (Low Voltage Differential Signaling) が使用可能であれば、LVDSからデジタル映像信号の伝送方式であるTMDS (Transition Minimized Differential Signaling)へレベル変換するICを追加すれば、DVI出力が可能となります。今回は、米国Altera社の低価格FPGAであるCyclone IIIを使用し、レベル変換回路を追加してDVI出力する方法を解説します。

繰り返しますが、DVIはDDWGが、HDMIはHDMI LicensingLCCが権利を所有しています。実用に際してHDMIを使用する場合は、必ずライセンスを取得してください。

● Cyclone IIIによるDVI出力の実装

Cyclone IIIの端子はTMDSの伝送方式に対応していま

せん。そこで今回は、LVDSをTMDSに変換するため、レベル変換ICとしてSN65CML100(米国Texas Instruments社)を使用します。ほかにもPTN3300(オランダNXP Semiconductors社)などのDisplayPortからDVI/HDMIへのレベル変換ICを使用する方法もあります。

Spartan-3A/ANとCyclone IIIは端子機能がTMDSに対応しているかどうか異なるだけで、ほかの性能はそれほど変わりません。LVDSの動作速度も同程度なので、対応可能なDVI出力も同じくXGA解像度までとなります。

● Nios IIシステムでの動作確認

ここではCyclone IIIを搭載したFPGA基板として、MS104-FPGA/C3(アルファプロジェクト、<http://www.apnet.co.jp>、写真1)を使用しました。

FPGA基板の動作確認をするため、MS104-FPGA/C3のFPGAにAltera社のソフトCPUコアであるNios IIを搭載し、組み込みLinuxであるuClinuxを動かします。Nios IIとuClinuxの組み合わせではFPGAやメモリなどの資源をそれなりに消費し、また基板が安定動作しないとuClinuxがフリーズするため、このような動作確認には重要します。

<http://www.nioswiki.com/>

映像出力はNios IIで動作するuClinuxが対応しているビデオ・コントローラを使用します。ビデオ・コントローラには手を加えず、FPGA内にTDMIエンコードを行うコードを追加します。FPGAからはLVDSレベルで出力し、レベル・コンバータでTMDSレベルに変換します。

さらにAltera社のFPGA用の統合開発環境Quartus IIのシステム統合ツールであるSOPC Builderを使用してNios IIとビデオ・コントローラを含む基本構成を作成します。作成したコードに、DVI出力用のTMDSエンコーダやユーザ・ロジックを接続するためのトップ・モジュール

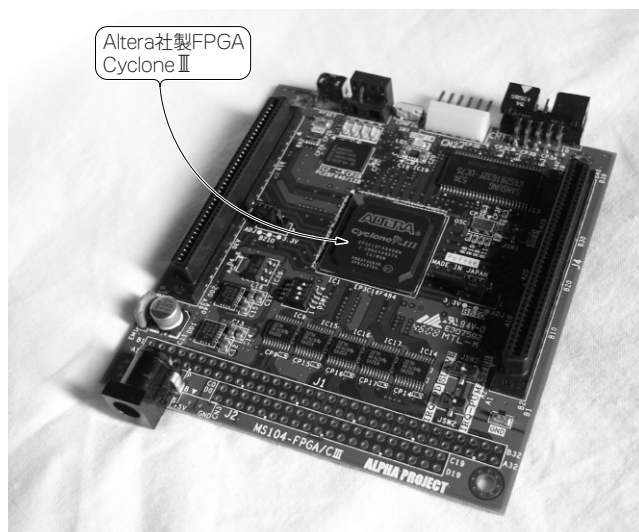


写真1 Cyclone III搭載MS104-FPGA/C3(アルファプロジェクト)