

# ミックスド・シグナル構成も可能な FPGA活用のすすめ

第3回

## Actel社のFusionでA-Dコンバータを使う



関連データ

土井 滋貴

アナログ回路を含めたSoC構成を考えるとときに有利なFPGA「Fusion」を試す。さらに、Fusionを使って、Cortex-M1の周辺機能としてA-Dコンバータを利用する方法についても解説する。

(編集部)

今回は、米国 Actel 社の FPGA デバイスの中でも、アナログ回路を含めた SoC 構成を考えるとときに有利な「Fusion ファミリ」について紹介します。さらに、最近になって Cortex-M3 コアを搭載した「SmartFusion ファミリ」も追加され、SoC 構築の選択肢が広がりました。

### 1 Fusion とは

Actel 社の FPGA デバイスの特徴の一つに、アナログ系の回路を混在させたミックスド・シグナル構成可能なチップの存在があります。このファミリには、Fusion と最近

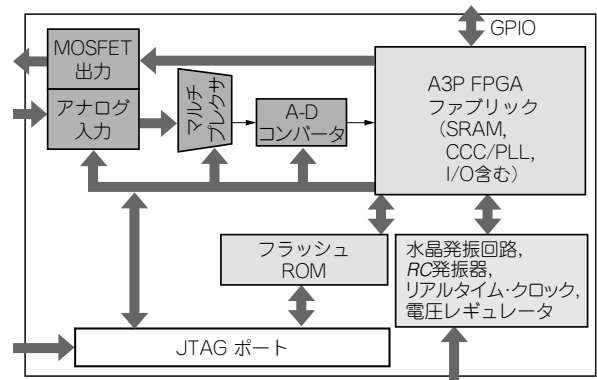


図1 ミックスド・シグナル FPGA「Fusion」の構成

ProASIC3 にアナログ・ブロック、RTC および電源管理、フラッシュ ROM ブロックが追加されている。

表1  
ミックスド・シグナル  
FPGA「Fusion」のファミリ

アナログ・ブロックの構成もロジック・セル数と同じように異なるサイズ構成が用意される。

デバイス種類		AFS090	AFS250	AFS600	AFS1500
ARM コア内蔵デバイス	CoreMP7	-	-	M7AFS600	-
	Cortex-M1	-	M1AFS250	M1AFS600	M1AFS1500
ロジック部分	システム・ゲート数	9万	25万	60万	150万
	タイル数 (D フリップフロップ)	2,304	6,144	13,824	38,400
	タイル数 (CoreMP7 使用時)	-	-	7,500	32,000
	タイル数 (CoreMP7Sd 使用時)	-	-	5,237	29,878
	セキュア (AES) ISP	あり	あり	あり	あり
	PLL 数	1	1	2	2
	グローバル数	18	18	18	18
メモリ	フラッシュ・メモリ・ブロック数 (2M ビット)	1	1	2	4
	トータル・フラッシュ・メモリ容量 (M ビット)	2	2	4	8
	フラッシュ ROM (K ビット)	1	1	1	1
	RAM ブロック数 (4,608 ビット)	6	8	24	60
	RAM 容量 (K ビット)	27	36	108	270
アナログ&周辺	アナログ Quad 数	5	6	10	10
	アナログ入力チャンネル数	15	18	30	30
	ゲート・ドライブ出力数	5	6	10	10
	I/O バンク数 (+ JTAG)	4	4	5	5
	デジタル入出力数 (最大)	75	114	172	252
	アナログ入出力数	20	24	40	40
パッケージの I/O 数 シングルエンド/ ダブルエンド (アナログ数)	QN108	37/9 (16)	-	-	-
	QN180	60/16 (20)	65/15 (24)	-	-
	PQ208	-	93/26 (24)	95/46 (40)	-
	FG256	75/22 (20)	114/37 (24)	119/58 (40)	119/58 (40)
	FG484	-	-	172/86 (40)	223/109 (40)
	FG676	-	-	-	252/126 (40)