

FPGAの

差動伝送機能をもっと気軽に使いこなそう!



関連データ

前回(2010年7月号)のArriaGX評価キットでDVI出力実験に続いて、今回はDisplayPort出力に挑戦してみる。まずは前編として、DisplayPortについての概要と、ArriaGXへの実装について解説する。
(編集部)

第5回 FPGA内蔵のギガビット・トランシーバによるDisplayPort出力実験(前編)

長嶋 毅

今回使用する米国Altera社製FPGA ArriaGXでは、ギガビット帯域でデータ転送を行うためのトランシーバALT2GXBを内蔵しています。ALT2GXBの動作範囲は600Mbps~3.125Gbpsで、クロックの分離や8B10B符号化など高速転送に必要な機能を備えています。また、8B10B符号化などの機能は、必要に応じて部分的に無効とすることもできます。そのため、8B10B符号化を無効にして単純なシリアライザとして使用すれば、ギガビットの帯域で任意のビット列を出力できます。

DVIとDisplayPortを同時に実装するときには、ギガビット・トランシーバを4レーンとBus LVDSを1レーン、SCL/SDA/HPD/CECの各信号およびDVIとDisplayPortの切り替え検出にシングルエンド信号を5本使用します。

DisplayPortを最小構成で実装する場合には、ギガビット・トランシーバ1レーンとBus LVDS1レーン、およびHPD用にシングルエンド入力1本で可能です。Bus LVDSが使えない場合には、シングルエンド信号とBus LVDSを変換するICを使用します。

1. DVIとDisplayPortについて

● DVIについて

DVIとは、現在(2010年)において、パソコンに一般的に装備されている表示用のデジタル・インターフェースです。DVIについては、連載第1回(本誌2010年4月号、pp.141-153)を参照してください。

なお、DVIのロゴを使用する場合はDDWGのライセンスが必要です。またDVIの機能を持ったICを使用する場合にライセンスは不要ですが、FPGAやSoCの内部にDVIの機能を実装する場合は、関連特許を所有しているSiliconImageのライセンスが必要になります。

● DVIからDisplayPortへ

DisplayPort^{注1}は、DVIが持つ技術的な不整合点^{注2}を解消し、将来の拡張にも対応可能なことを目的として策定されました。DisplayPortはデュアルモード・デバイスを使用することでDVI入力の機器と接続互換性を確保できます。そのため、近い将来には、シングル・リンクのDVI出力などはDisplayPortに移行することが予定されています。

● DVIとDisplayPortの違い

DVIとDisplayPortの主な相違点は、DVIの基本クロックが可変なのに対してDisplayPortは固定なこと、物理層がDC結合のTMDSに対してAC結合のLVDSという点です。DVIは基本クロックとして映像信号のピクセル・クロックを使用するため、表示解像度を変更すると基本クロックも変化します。

DisplayPortは162MHzもしくは270MHzを転送の基本クロックとし、1.62Gbpsもしくは2.7Gbpsのビット・レートで最小1レーンから最大4レーンまでを使用し、表示データを転送します。表示データはパケットとして転送し、映像信号のピクセル・クロックの変化に対しては、パケット内の表示データ量を変更することで対応します。

● DVIとDisplayPortの変換

DVIとDisplayPortには互換性はありませんが、「VESA

注1: 2010年初頭の時点ではDisplayPort 1.1aが一般に公開されている。まもなくDisplayPort 1.2が公開される見込み。

注2: DVIでは3.3Vと5VのI/O電圧が必要。規格が策定された1999年当時は問題とならない電圧だったが、現在の最先端プロセスでは実装が困難になりつつある。DisplayPortではAC結合のLVDSを使用するため、I/O電圧を低くできる。そのため、しばらく先の半導体プロセスまで対応可能だと考えられる。実際、先端プロセスで製造されているIntel Atom プロセッサD400/D500では、通常のCMOS信号は1.05Vで、3.3Vに対応できるのは高耐圧のHVCMOS信号となっている。