



これまで、本連載ではFPGAの外部にPCI ExpressのPHYデバイスを接続したPCI Express評価ボードを想定し、ロジックで設計できる部分をFPGAに実装する方法について解説してきた。今回はPCI ExpressのPHY機能を内蔵するFPGAを使い、1チップでPCI Express対応コントローラを実現する方法について解説する。 (編集部)

数年前までならトランシーバ内蔵のFPGAはとても高価(10万円前後)で、小さいパッケージのものがなかったため10層くらいの基板を作らなければならず、敷居が高いものでした。しかし、最近ではギガビット・トランシーバが内蔵された1~2万円程度のみドル・クラスのFPGAも発売されて、入手も容易になってきました。また、消費電流も減って基板の設計が楽になったように思われます。

そこで今回は、これまでの連載で作ってきたコアを米国Altera社のミドル・レンジFPGAであるArriaGXに移植し、内蔵トランシーバを使って動作させることにします。

## 1. ArriaGXと評価ボード

ArriaGXはAltera社のミッド・レンジFPGAのファミリーの一つで、ギガビット・トランシーバを内蔵しています。

CQ出版社から発売されているArriaGX評価キット(写真1)は、ArriaGXのEPIAGX20CF484C6Nを搭載したFPGA評価ボードで、PCIとPCI Expressの両方のカード・エッジを持っています。FPGAの型番のEPIAGX20Cはデバイスの規模を、F484はパッケージの形状(484ピンBGA)を表しています。

EPIAGX20Cには、ALM(アダプティブ・ロジック・モジュール)が8,632個、内蔵メモリが1,229,184ビット、 $18 \times 18$ の乗算器が40個入っています。ALMというのはこのFPGAのロジック・リソースで、8入力の組み合わせ回路と加算器、2個のレジスタから構成されています。

注1:ロジック・エレメントと言われても直感的にわかりにくいと思うので怒られそうだが、米国Xilinx社のSpartanシリーズと比べると、XC3S1400Aのちょっと上くらいか、XC3S4000の下くらい。Spartan-6と比べるとLX25よりも若干大きくLX45よりも小さいくらいだろうか。あえて言うなら240万ゲートくらいだと筆者は勝手に思っている。

8,632個のALMはロジック・エレメント数に換算すると21,580個相当になります<sup>注1</sup>。

ArriaGXのトランシーバはStratix II GXのものをベースに構築されており、600Mbps~3.125Gbpsの速度で通信ができます。このトランシーバは、PCI Express、ギガビットEthernet、XAUI、SDI、Serial RapidIOなど各種プロトコルの物理層へ適合するようにコンフィグレーションができます。

EPIAGX20Cにはこのようなトランシーバが4チャンネル入っています。この評価ボードではトランシーバの四つのチャンネルがPCI Expressのカード・エッジに出ていて、最大で4レーンの構成ができるようになっています。

## 2. 内蔵ギガビット・トランシーバ

EPIAGX20Cに内蔵されているトランシーバの特徴を表

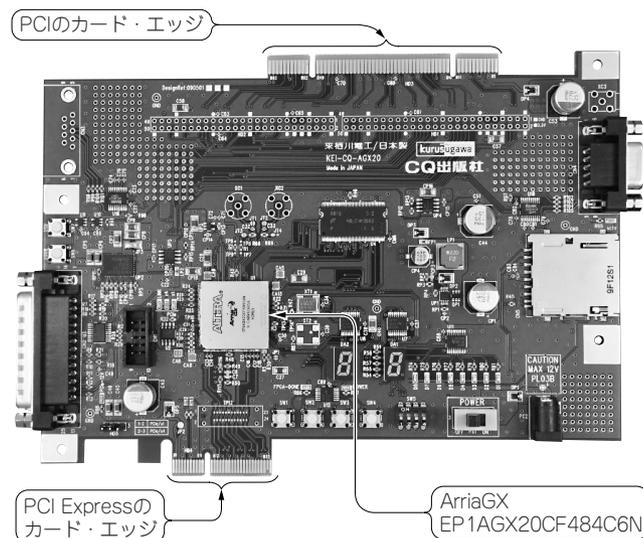


写真1 ArriaGX評価キット