

ミックスド・シグナル構成も可能な FPGA活用のすすめ

第5回 Cortex-M3プロセッサ搭載FPGA “SmartFusion”

浅井 剛

SmartFusionは、Cortex-M3プロセッサと周辺モジュールをハード・マクロで搭載し、プログラマブルなアナログ・ブロックとFPGAファブリックを装備したFPGAである。今回は、SmartFusionの概要から設計フローまでを紹介する。
(編集部)

米国 Actel 社がインテリジェントなミックスド・シグナル FPGA と呼ぶ SmartFusion は、新しい概念の FPGA (Field Programmable Gate Array) デバイスです。ARM Cortex-M3 プロセッサといくつかの周辺モジュールをハード・マクロで搭載し、さらにプログラマブルなアナログ・ブロックと FPGA ファブリックも装備しています。今月からは、SmartFusion の特徴から、ハードウェアとソフトウェア両面での使い勝手までを紹介します。

1 ARM Cortex-M シリーズ

英国 ARM 社の Cortex-M シリーズは、低コストの組み込み向けアーキテクチャとして 2004 年 10 月に発表されました。この 2～3 年で多くの搭載製品がリリースされ、Cortex-M3 搭載マイコン実装基板が付属する雑誌や書籍も何点か発売されています。

表 1 に執筆時点で発表されている Cortex-M シリーズのプロセッサを示します。今回は SmartFusion の紹介なので各シリーズについての解説は省略します。興味がある方は、ARM 社や搭載製品を発売しているベンダの Web ページを参照してください。なお FPGA 向けの Cortex-M1 については、本連載の第 1 回 (2010 年 6 月号, pp.184-189), および筆者が執筆した記事が「FPGA 活用チュートリアル 2010/2011 年版」に掲載されています。

2 SmartFusion の概要

SmartFusion は 130nm プロセスの 7 層メタル, FPGA 部のアーキテクチャは ProASIC3 の FPGA ファブリックと同じです。使い慣れたプロセスに新しいアーキテクチャを搭載したシリーズといえるでしょう。

表 2 に SmartFusion のデバイス・ラインナップを示します。CPU コアはすべてのデバイスで共通ですが、たとえば 10/100M の Ethernet MAC は A2F200 以上で対応するなど、FPGA ファブリックの論理規模に伴い、搭載されるアナログ部も含めた周辺モジュールが増えています。なお執筆時点で発表されている 3 品種のうち、論理規模の一番小さい A2F060 に関しては正式決定ではないようです。

表 3 に SmartFusion のパッケージ・ラインナップを示します。1mm ピッチの FBGA (Fine Pitch Ball Grid Array) で 2 種類のパッケージが発表されています。他社の Cortex-M3 プロセッサ搭載マイコンは 100 ピン程度の QFP (Quad Flat Package) が主流です。QFP に比べ BGA はパッケージ・コストが高く、さらにより多層の基板が必要なので、

表 1 Cortex-M シリーズ

プロセッサ名	特徴	アーキテクチャ	Dhrystone (DMIPS/MHz)
Cortex-M0	超低消費電力		0.90
Cortex-M1	FPGA 実装専用	ARMv6-M	0.80
Cortex-M3	MCU アプリケーション向け	ARMv7-M	1.25
Cortex-M4	デジタル信号制御市場向け	ARMv7-ME	1.25

表 3 SmartFusion のパッケージ・ラインナップ

デバイス	A2F060	A2F200		A2F500	
	FG256	FG256	FG484	FG256	FG484
直接アナログ入力	8	8	8	8	12
アナログ入力の合計数	12	24	24	24	32
アナログ出力の合計数	1	2	2	2	3
MSS の I/O 数 ^{*1} ^{*2}	25	25	41	25	41
FPGA の I/O 数	66	66	94	66	128
I/O 数の合計	104	117	161	117	204

*1 16本のマイクロコントローラ・サブシステム(MSS) I/Oは多重化されているので、MSSとして不要な場合はFPGA I/Oとしても使用可能。これらのI/Oはシュミット・トリガをサポートし、LVTTLとLVCMOS(1.5V/1.8V/2.5V, 3.3V)のみをサポートする

*2 9本のMSS I/Oは主に10/100 Ethernet MACに使用され、多重化されているが、デザインでEthernet MACを使用しなければFPGA I/Oとして使用可能。これらのI/Oはシュミット・トリガをサポートし、LVTTLおよびLVCMOS(1.5V/1.8V/2.5V, 3.3V)のみをサポートする