

モデル・ベースで画像処理を用いた動き認識をFPGAに実装する

従来のハードウェア設計はHDLで行っていた。しかし画像処理などの複雑な処理を行うためには、シミュレーションを行い、それを実装する必要がある。そこで、設計や解析を行うMATLABと結果をシミュレーションで確認するSimulink、それをFPGAに実装するSimulink HDL Coderを使い、動き認識をFPGAへ実装する。



松本 充史

FPGAはずいぶん安価になり、開発環境も洗練されてきました。これからFPGAを使ってデジタル回路を設計したいと思うエンジニアも増えています。

しかし、マイコンをC言語でプログラミングして使うことに比べるとまだまだ敷居は高いように感じます。その一因としてはHDL（ハードウェア記述言語）であるVHDL/Verilog HDLの分かりにくさがあるのではないのでしょうか。ましてや、そのHDLで信号処理や画像処理の高度な

アルゴリズムを記述しようとするとは相当な困難が待ち受けています。

本稿ではブロック線図の記述によりFPGA/ASICの開発が行えるMATLAB/Simulinkのオプション・ツールSimulink HDL Coderを使って、HDLを記述せずに画像処理システムの開発を行った事例を紹介します。

1. プログラミング環境MATLABとシミュレーション環境Simulink

● HDLでの設計から、より抽象度の高いツールでの設計へ

現在のFPGA設計者の多くはVHDLまたはVerilog HDLと呼ばれるハードウェア記述言語 (HDL) を使用して設計していると思います。

しかし最近では、HDLの欠点である記述量の多さや内容把握のしにくさといった部分を補うような新しい設計環境も普及し始めています。その一つが、HDLよりも一段抽象度の高いC/C++やSystemC言語を使用して設計する高位合成です。ほかにもブロック線図やチャートで設計していくモデル・ベース開発環境があります。またモデル・ベースでFPGAやASICを設計するツールが各社から提供されているので、幾つかのツールの中から自分に合ったツールを選択できます。本稿ではその中の一つであるSimulink HDL Coderを使ってFPGA設計を行いたいと思います。

● MATLABとSimulinkとは

MATLABはMATrix LABoratoryの略で、行列・ベクトル計算エンジンをベースとしたアルゴリズム開発やデー

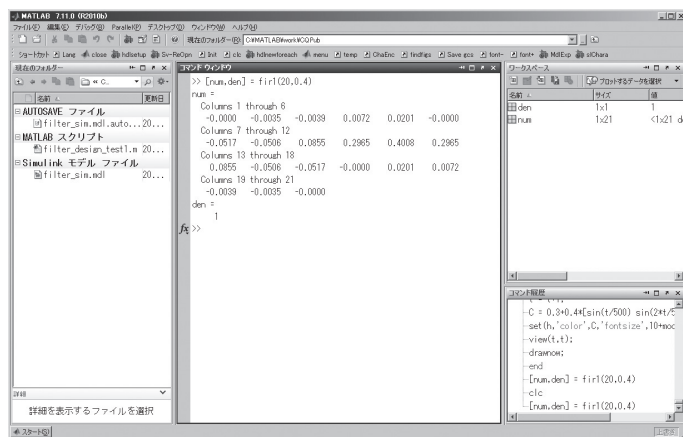


図1 MATLABデスクトップ・ウィンドウ

リスト1 フィルタ係数を求める

```
>> [num,den] =firl(20,0.4)
num=
Columns 1 through 6
-0.0000 -0.0035 -0.0039 0.0072 0.0201 -0.0000
Columns 7 through 12
-0.0517 -0.0506 0.0855 0.2965 0.4008 0.2965
Columns 13 through 18
0.0855 -0.0506 -0.0517 -0.0000 0.0201 0.0072
Columns 19 through 21
-0.0039 -0.0035 -0.0000
den=
1
```