

パソコンでJTAGテストを自在に操る USBマイコン基板を使った JTAGインターフェース



関連データ

JTAGは本来のボード・テストだけにとどまらず、CPUのデバッグやFPGAのコンフィグレーションなど、さまざまな用途で使われるようになった。このJTAGについて解説した書籍は長らく絶版のままだったが、このたび復刻版がPDF版として販売が開始された。しかし解説されている接続インターフェースが古いため、昨今のパソコンで試すことが難しい。そこでここではUSBインターフェースを使ってJTAGを容易に制御する事例について解説する。(編集部)

坂巻 佳壽美

JTAG (Joint Test Action Group) テストが身近な存在となつて久しくなりました。しかも、FPGAのコンフィグレーションやフラッシュ・メモリの書き込みなど、JTAGテストの本来の目的である電子回路基板の配線チェック以外の方野において、その利用が急速に広がっています。

筆者は、日本でもJTAGの利用が広がりはじめたころに、「JTAGテストの基礎と応用」(1998年12月初版発行)という書籍を執筆しました(写真1)。残念ながら、ここ数年絶版になっていましたが、読者の強い後押しもあって電子書籍としてよみがえることになりました。しかし、テスト基板とパソコンのインターフェースにパラレル・ポートを利用した内容となっているため、今日ではいささか時代遅れであり、新たな利用に結び付きにくい状況となっていることに気が付きました。

そこで、今日のパソコンで主流となっているUSBポートを利用したインターフェースに変更して、拙著を名実と

もによみがえらせようと、この記事執筆することになりました。これを機会に、JTAGの活用を再考していただければ幸いです。

1. あらためてJTAGとは

デジタル電子回路の製造過程において、部品実装後のプリント回路基板に対して行うテストをボード・テストと呼んでいます。プリント回路基板のプリント・パターンの主要部分に、金属製のテスト針を押し当てて接触させ、外部から信号を加えたり読み出したりしてテストを行うのが一般的な手法であり、インサーキット・テストと呼んでいました。

しかし、ICが高集積化され、ピン数が増加するとともに、高密度実装の需要から、パッケージの小型化も進んでいます。その結果、100ピンのPQFP (Plastic Quad Flat Package) のころからピン間隔が0.65mmと狭まり、インサーキット・テストで用いられている一般的なテスト針の直径0.8mmを下回ってしまい、プロービングが物理的にできなくなりました(図1)。さらに、BGAP (Ball Grid Array Package) の登場によって、実装後にテスト針を当てることさえ完全に不可能となってしまいました。この事態を救う新しいボード・テスト法として登場したのが、バウンダリ・スキャン・テストというわけです。

バウンダリ・スキャン・テストは、1985年にヨーロッパにおいて最初に提案され、1990年にIEEE std 1149.1-1990 Standard Test Access Port and Boundary-Scan Architectureとして規格化されました。そのときに規格を検討していたグループ名がJTAG (Joint Test Action Group) だったため、バウンダリ・スキャン・テストと



写真1 「JTAGテストの基礎と応用」の表紙

CQ出版社のWebサイト (<http://cc.cqpub.co.jp/lib/>) でPDF版を購入できる。

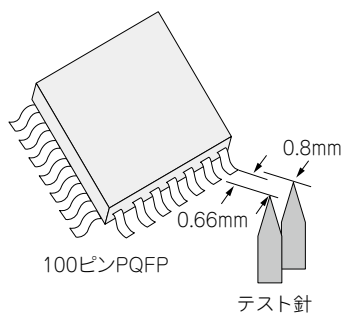


図1 テストのためのプロービングに限界