



# Nios II と uClinux による ベンチマーク評価

福島 雅史, 浅井 剛

Altera社が提供する、Nios IIソフトCPUコアにもMMUを実装できるようになっている。ここではMMUを実装しないNios II上にuClinuxを走らせ、性能の比較を行う。ベンチマークには、無償で提供されているMiBench, Dhrystone, Whetstoneを使用した。

(編集部)

## 1. Nios IIのハードウェア

### ● Nios IIの概要

Nios IIはAltera社から提供されているソフト・コアCPUで、FPGA上に実装されて動作します。Nios IIはEconomy, Standard, Fastの3種類があり、FPGAの使用領域とCPU性能に合わせて選択できるようになっています(以下、Nios II/e, Nios II/s, Nios II/fと表記)。表1に、それぞれの比較を示します。

Nios II/eは性能よりもコストを重視したもので、逆にNios II/fでは性能が重視されています。Nios II/fでは、MMU (Memory Management Unit), MPU (Memory Protection Unit)もサポートされているので、通常のLinuxも動作できるようになりました。

なお、Altera社が提供している統合開発ツール(Quartus II)のv9.1以降からは、Nios II/eが無償で提供されています。

### ● 使用するターゲット・ボードとハードウェアの準備

本稿では、ターゲット・ボードとしてNios II開発キットStratix Professional Editionに付属するFPGAボードを使

機能		Nios II/e	Nios II/s	Nios II/f
性能	DMIPS/MHz	0.15	0.74	1.16
	DMIPS	31	127	218
	最高動作クロック (MHz)	200	165	185
領域		700LEs以下 350ALMs以下	1400LEs以下 700ALMs以下	MMU, MPUなし 1800LEs以下 900ALMs以下
				MMUあり 3000LEs以下 1500ALMs以下
				MPUあり 2400LEs以下 1200ALMs以下
パイプライン(段)		1	5	6
外部アドレス空間		2Gバイト		MMUなし 2Gバイト MMUあり 4Gバイト
バス	キャッシュ	なし	命令キャッシュのみ	命令キャッシュ, データ・キャッシュ
	メモリ・アクセスの パイプライン化	なし	あり	あり
	分岐予測	なし	静的	動的
論理演算 ユニット	ハードウェア乗算	なし	3サイクル	1サイクル
	ハードウェア除算	なし		オプション
	シフタ	1ビット当たり 1サイクル	3サイクル・シフト	1サイクル・パレル・シフタ
Memory Management Unit		なし		オプション
Memory Protection Unit		なし		オプション
ユーザ・モードのサポート		なし(スーパーバイザ・モードに固定)		あり(MMUまたはMPU使用時)

表1  
Nios II プロセッサ・コアの比較