

### エンジニアなら押さえておきたいトレンド情報(3) ―― 大原 雄介

## 今月の行き先は?

# プロセス・ルール

過去

未来

10μm 10nm台

マイコンやFPGAなどのデバイスの最新トピックスを読むと、必ず目にすることがある「プロセス」の言葉の意味をちゃんと理解しているだろうか? 今回は、言葉の語源とその意味をBOSSにしっかり教えてもらう。

(編集部)

ゆかり: 最近、半導体の微細化が話題ですよね!

BOSS: 独走してるIntel社を別にすると、やっと28nmあたり

が量産に入りはじめたね.

ゆかり:28nmって半導体の中の配線の幅のことで、そのことを

プロセスというんですよね.

**BOSS**: はい? ちょっと待て. なんだそれは?

**ゆかり**: 半導体って、例えば90nmプロセスってよくいうじゃ

ないですか~. だから, 90nmは配線の幅だと思って.

BOSS: まぁ正しいけど,正確にいえば90nmというのはプロセ

ス・ルールというかプロセス・ノードを示す値だよ.

**ゆかり**: じゃ~、プロセスというのは配線の幅っていう意味じゃ

ないんですか?

BOSS: おいおいおいおい…

**ゆかり**:90nmというのはプロセス・ルールなんですか? じゃ

あ、配線の幅はなんというんですか?

BOSS: …何か壮絶に勘違いしてないか?…

プロセスルールやファロセスノードはなんとなくわかったけどプロセスチーズって まちがえたな すさかま?

**ゆかり**:あれ?何か間違ってますかぁ~?

**BOSS**: プロセスという言葉の理解が根本的に間違っている. (いや, 一番間違っているのは, お前の職業かもしれんが…)

## 1. 半導体ができるまで

上の掛け合い漫才が「限りなく実話に近い」ということはここだけの話にしていただきたいのですが、考えてみると実際に半導体を設計や評価をするエンジニアを除き、半導体を「使う」のエンジニアにとっては、半導体の製造プロセスというのは縁があるようでない世界なのかもしれません、筆者自身もRTL<sup>注1</sup>は書いたことはありますが、実際に半導体を製造したことはありませんし、

#### ● 半導体の作り方

ということで、まずは半導体をどうやって作ってるの? という話から始めようと思います。ここでいう半導体とは、 いわゆる集積回路のことです。本質的にはディスクリート の部品<sup>注2</sup>と大きくは変わらないのですが、本気で半導体の 作り方を説明すると、この雑誌1冊を丸ごと費やしても全

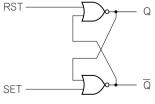


図1 Flip-Flop回路

注1:ハードウェア記述言語 注2:単純な半導体部品

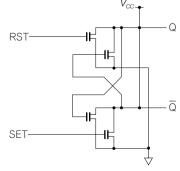


図2 図1をFETで構成した回路