

Cortex-Aアーキテクチャ 徹底研究

中森 章

表1 Cortex-Aプロセッサのアーキテクチャ…どれも大きな差はない

プロセッサ・コア	Cortex-A8	Cortex-A9	Cortex-A5	Cortex-A7	Cortex-A15	Cortex-A12	Cortex-A17	Cortex-A53	Cortex-A57	
バージョン	ARMv7							ARMv8		
ビット数	32							64		
NEON	内蔵									
FPU	内蔵									
L1命令キャッシュ	内蔵									
L1データ・キャッシュ	内蔵									
Core (SCU)	N/A	1~4								
L2キャッシュ	内蔵	外付け	内蔵							
ACP	N/A	内蔵	N/A	内蔵						
内蔵バス	64/128 ビット AMBA3 AXI	Dual 64ビット AMBA3 AXI		128ビット AMBA4 ACE		128ビット AMBA4 AXI	128ビット AMBA4 ACE	128ビット AMBA4 ACE/ AMBA5 CHI		

本稿では、動作周波数が200MHz～2.5GHzと幅広いタイプが提供されている、これからの定番プロセッサARM Cortex-Aシリーズのアーキテクチャについて解説していきます。

現在(2014年4月執筆時点)、Cortex-Aシリーズのプロセッサとしては、A5、A7、A8、A9、A12、A15、A17、A53、A57が発表されており、基本的にARMの第7世代のアーキテクチャARMv7(一部はARMv8)が採用されています。

一見すると番号が一番小さいA5が一番コンパクトで番号が一番大きいA57が最高性能のように思えますが、必ずしもそうではありません。違いは性能と消費電力(エネルギー効率)にあります。

その辺の違いを明らかにして、スマホなどに使われていて超高性能な印象があるCortex-Aプロセッサを組み込み機器で活用するポテンシャルを探ってみます。

Cortex-Aアーキテクチャの特徴

● 基本構造

図1にARM社から公表されている各Cortex-Aプロ

セッサの内部ブロックを、表1にそれぞれの差分を示します。どれも同じに見えるというのが正直な感想だと思います。内部バスの構成以外にほとんど差がありません。

内部バスのバス幅(ビット数)が大きいほどプロセッサに対する命令やデータの供給能力が高くなるので性能に余裕があるのですが、そこはユーザには見えない部分なのでとりあえず考えないことにします。

その次に目につくのが、L2キャッシュがプロセッサに統合されているか外付けかの違いです。これもデータ供給能力に関連する項目なのでとりあえず考えないことにします。

ACP(Accelerator Coherency Port)は、外付けのDMAなどがメイン・メモリを書き換えた場合、L1/L2キャッシュの内容と整合性をとるために、変更したアドレスを通知するポートです。これは普通に欲しい機構です。一番初期のCortex-A8はともかく、なぜCortex-A7がACPをサポートしないのかは謎ですが、内部バスのACE(AMBA Coherency Extension)機能がその役割を兼ねるのかもしれませんが。

● 違いはパイプライン構造

Cortex-Aシリーズのプロセッサはどれも同じに見