

組み込みプロセッサでもメリットはあり？ ARMのマルチコア技術big.LITTLE入門

中森 章

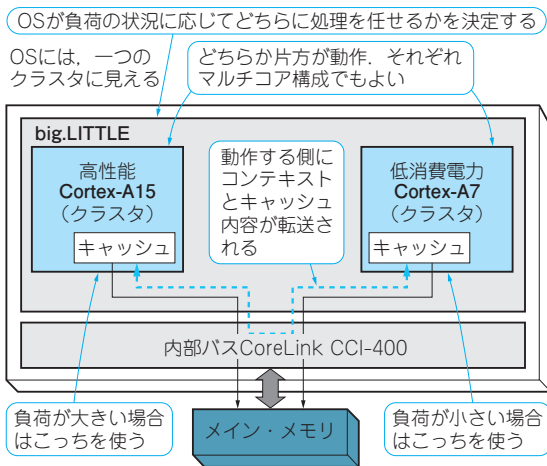


図1 命令が共通な非対称マルチコア構成big.LITTLEアーキテクチャ

ソフトウェアからは一つのCPU(クラスタ)に見えるのに低消費電力プロセッサと高性能プロセッサを切り替えて使える

ここでは高性能と低消費電力を両立させるためのARMのマルチコア技術big.LITTLEを紹介します。

ソフトウェアからは一つのCPU(クラスタ)のように見えるにもかかわらず、低い処理性能しか求められないときに、高性能CPUコアから低消費電力CPUコアに切り替えて使えます。切り替えにかかる時間は20～30μsでいどです。

待機状態が長い用途やピーク処理性能が高いような用途で使える、低消費電力な組み込みプロセッサを実現できる可能性があります。(編集部)

big.LITTLEマルチコアのコンセプト

● 基本は低消費電力CPUコアと高性能CPUコアを組み合わせる

big.LITTLE (bigを小文字でLITTLEを大文字で表記する)のコンセプトとは、2011年10月19日にARMがCortex-A7の発表と同時に発表した概念です。

小型で低消費電力なプロセッサCortex-A7と高性能

アプリケーション・プロセッサCortex-A15を組み合わせることで、高性能処理と低消費電力を実現します。

高性能プロセッサと低消費電力(だけど低性能)プロセッサを、非対称なヘテロジニアス・マルチコア・プロセッサとして構成します(図1)。

負荷の高い処理は高性能プロセッサに任せ、負荷の低い処理は低消費電力プロセッサに任せるといふことですから、ここだけ見ると取り立てて新しい概念ではありません。

● ココが新しい! ソフトウェアからは一つのCPUに見える

新規な部分を挙げるとしたら、高性能プロセッサも低性能プロセッサも同一の命令セット・アーキテクチャであるということです。

一見は当たり前技術に見えますが、ARMのbig.LITTLE概念の本質は別のところにあります。

ソフトウェアに対してCortex-A7とCortex-A15の組を一つのプロセッサとして認識させることが新機軸です。一つに見えるプロセッサ内部において、タスクの負荷に応じて、Cortex-A7とCortex-A15の間でタスクを実行する分担を交換しながら実行させるしくみがbig.LITTLEの基本思想です(図1)。

● 実現するための構成

これを実現するために、ARM社では例として二つのCortex-A15とCortex-A7をCoreLink CCI-400と呼ばれるバスで接続する構成を提案しています(図2)。

CoreLink CCI 400は、bigコアとLITTLEコア(さらにMali GPU)の間でキャッシュの整合性(コヒーレンシ)を保証するためのバスです。AMBA4 ACEプロトコルをサポートします。キャッシュを書き換えるとRAM(メイン・メモリ)は基本的には更新されず、CCI-400につながるバス・マスタ間でのローカル・キャッシュ(L1キャッシュ)の内容の整合性が自動的に保たれます。big.LITTLE構成では必須のバスです。

このような構成を採用してbig.LITTLEを実現した